

基于漏极电压和源极电压检测的 SiC MOSFET 过流保护芯片

李强^{1,2}, 杨媛^{1*}, 文阳¹, 赵天阳¹, 李亚兰¹, 茹道¹

(1. 西安理工大学自动化与信息工程学院, 陕西西安 710048; 2. 包头师范学院物理科学与技术学院, 内蒙古包头 014030)

摘要: 为解决碳化硅金属氧化物半导体场效应晶体管(SiC Metal Oxide Semiconductor Field Effect Transistor, SiC MOSFET)硬开关故障(Hard Switch Fault, HSF)、负载故障(Fault Under Load, FUL)和过载故障(OverLoad fault, OL)的问题, 本文提出了一种基于SiC MOSFET漏极电压和源极电压检测的过流保护方法(OverCurrent Protection method based on the Drain-voltage and Source-voltage Detection, DSD-OCP). 该方法通过检测电路实时监控SiC MOSFET的漏极电压和源极电压来准确识别短路故障和过载故障, 并利用驱动电路控制SiC MOSFET的开通和关断, 从而实现快速短路保护和自适应过载保护, 同时还集成软关断功能. 基于0.5 μm 双极型-互补金属氧化物半导体-双扩散金属氧化物半导体(Bipolar-CMOS-DMOS, BCD)工艺, 设计了DSD-OCP电路并进行流片, 芯片面积为2.8 mm². 采用研制的芯片搭建1200 V/80 m Ω SiC MOSFET测试平台, 并验证了DSD-OCP方法的有效性. 实验结果表明, SiC MOSFET在DSD-OCP芯片保护下的HSF和FUL持续时间分别为88 ns和105 ns. 在不同母线电压下, DSD-OCP芯片能够为SiC MOSFET提供自适应的过载保护. 因DSD-OCP芯片具有软关断功能, SiC MOSFET在过流保护时的漏极电压过冲不超过110 V.

关键词: SiC MOSFET; 漏极电压和源极电压检测; 快速短路保护; 自适应过载保护; 软关断功能

基金项目: 国家自然科学基金(No.62174134); 西安市重点产业链关键核心技术攻关项目(No.23LLRH0044); 包头师范学院科研项目(No.BSYKJ2023-ZY07)

中图分类号: TN492 **文献标识码:** A **文章编号:** 0372-2112(2025)09-3211-12

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.12263/DZXB.20241156

Overcurrent Protection IC for SiC MOSFETs Based on the Drain-Voltage and Source-Voltage Detection

LI Qiang^{1,2}, YANG Yuan^{1*}, WEN Yang¹, ZHAO Tian-yang¹, LI Ya-lan¹, RU Xiao¹

(1. Department of Automation and Information Engineering, Xi'an University of Technology, Xi'an, Shaanxi 710048, China;

2. Department of Physical Science and Technology, Baotou Teachers' College, Baotou, Inner Mongolia 014030, China)

Abstract: To address the issues of hard switch fault (HSF), fault under load (FUL), and overload fault (OL) for SiC MOSFETs, this paper proposes an overcurrent protection method based on the drain-voltage and source-voltage detection (DSD-OCP). The DSD-OCP employs a detection circuit to monitor the drain-voltage and source-voltage of SiC MOSFETs in real time, enabling accurate identification of short-circuit and overload faults. It utilizes a drive circuit to control the turn-on and turn-off of the SiC MOSFET, resulting in fast short-circuit protection and adaptive overload protection. And it also integrates a soft turn-off function. The DSD-OCP circuit is designed and fabricated based on 0.5 μm BCD process with a chip area of 2.8 mm². The developed chip is used to construct a 1200 V/80 m Ω SiC MOSFET test platform, and the effectiveness of the DSD-OCP is verified. Experimental results show that the HSF and FUL durations of the SiC MOSFET are 88 ns and 105 ns, respectively. Under different bus voltages, the DSD-OCP chip can provide adaptive overload protection for the SiC MOSFET. Since the DSD-OCP chip offers a soft turn-off function, the drain voltage overshoot of the SiC MOSFET during overcurrent protection does not exceed 110 V.

Key words: SiC MOSFET; drain voltage and source voltage detection; fast short-circuit protection; adaptive overload protection; soft turn-off function

两端的电压 V_{O2} 高于过载保护阈值电压 $V_{OL(th)}$, 则比较器 CP_3 的输出电压 V_{OL} 由低电平变为高电平, 由此触发 SiC MOSFET 的过载保护. 只要电压 V_{OL} 或 V_{SC} 为高电平, 则或门的输出电压 V_{FUT} 由低电平变为高电平, 并利用栅极驱动器关断 SiC MOSFET. 输入电压 V_{IN} 控制 SiC MOSFET 的开通和关断, 栅极电阻 R_{g_on} 和 R_{g_off} 分别用于设置 SiC MOSFET 的开通和关断速度. V_{GS} 、 V_{DS} 、 I_{DS} 分别为 SiC MOSFET 的栅-源电压、漏-源电压和漏极电流. L_S 为 SiC MOSFET 的 Kelvin 源极与源极之间的寄生电感.

由以上分析可知, 传统的 SiC MOSFET 过流保护主要存在如下不足: (1) 过载保护方法未考虑 SiC MOSFET 漏极电压对过载故障的影响, 降低了过载保护的可靠性; (2) 栅极驱动器未集成软关断功能, 过流保护时产生了明显的漏极电压过冲和电气应力; (3) 检测电路采用双电源供电, 导致更高的供电系统复杂度和应用成本.

2.2 提出的 DSD-OCP 过流保护电路

为了解决传统 SiC MOSFET 过流保护存在的问题, 本文提出了基于 SiC MOSFET 漏极电压和源极电压检测的过流保护方法 (DSD-OCP), 其电路原理如图 2 所示. 该过流保护电路由检测电路和驱动电路两部分构成.

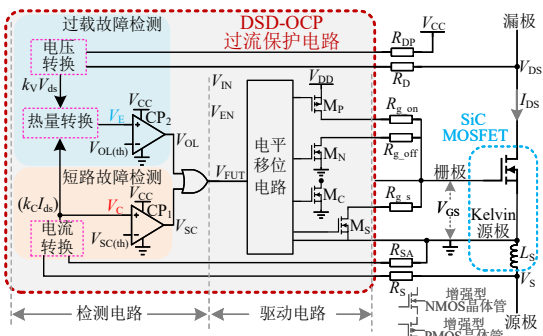


图 2 提出的 DSD-OCP 电路原理图

检测电路包括短路故障检测电路和过载故障检测电路. 在短路故障检测电路中, 电流转换单元通过片外电阻 R_S 和 R_{SA} 分别连接到 SiC MOSFET 的源极和 Kelvin 源极 (接地点位), 其输出电压 $V_C (k_C I_{DS})$ 与 SiC MOSFET 漏极电流成正比, 比例系数为 k_C . 比较器 CP_1 将电压 V_C 与短路保护阈值电压 $V_{SC(th)}$ 进行比较. 当电压 V_C 高于电压 $V_{SC(th)}$ 时, 比较器的输出电压 V_{SC} 由低电平变为高电平, 从而实现 SiC MOSFET 的短路故障检测. 在过载故障检测电路中, 电压转换单元通过片外电阻 R_D 和 R_{DP} 分别连接到 SiC MOSFET 的漏极电压 V_{DS} 和基准电压 V_{CC} , 其输出电压 $k_V V_{DS}$ 与电压 V_{DS} 成正比, 比例系数为 k_V . 为了兼顾漏极电压 V_{DS} 对过载故障的影响, 设计了热量转换单元. 该单元电路将电压 $k_C I_{DS}$ 与电压 $k_V V_{DS}$ 进行

相乘和积分运算后, 输出电压 V_E . 因此, 电压 V_E 由 SiC MOSFET 的漏-源电压和漏极电流的共同决定, 并间接地反映了 SiC MOSFET 开通过程中的热量积累. 比较器 CP_2 将电压 V_E 与过载保护阈值电压 $V_{OL(th)}$ 进行比较. 当电压 V_E 高于电压 $V_{OL(th)}$ 时, 比较器的输出电压 V_{OL} 由低电平变为高电平, 从而实现 SiC MOSFET 的过载故障检测. 只要电压 V_{SC} 或 V_{OL} 为高电平, 则检测电路的输出电压 V_{FUT} 也变为高电平.

在驱动电路中, 输入电压 V_{IN} 通过电平移位电路控制功率管 M_P 和 M_N 的开通和关断. 当 SiC MOSFET 发生过流故障时, 电压 V_{FUT} 变为高电平, 功率管 M_P 和 M_N 关断, 功率管 M_S 导通, 并利用片外电阻 R_{g_s} 缓慢地关断 SiC MOSFET. 当栅-源电压 V_{GS} 低于 4 V 时, 功率管 M_C 导通, 并将 SiC MOSFET 的栅极电压钳位至地电位, 同时驱动电路处于锁定状态. 电压 V_{EN} 为使能信号, 当电压 V_{EN} 由低电平变为高电平时, 驱动电路被激活, 并实时响应电压 V_{IN} 和电压 V_{FUT} 的变化来控制 SiC MOSFET. 栅极电阻 R_{g_on} 和 R_{g_off} 分别用于设置 SiC MOSFET 的开通和关断速度.

3 DSD-OCP 的电路实现

3.1 检测电路

DSD-OCP 的检测电路由短路故障检测电路和过载故障检测电路组成, 电路原理如图 3 所示.

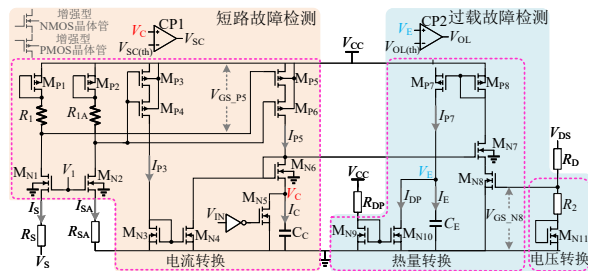


图 3 检测电路

3.1.1 短路故障检测电路

在短路故障检测电路中, 电流转换单元通过片外电阻 R_S 和 R_{SA} 分别连接到 SiC MOSFET 的源极电压 V_S 和地电位. N 沟道金属-氧化物-半导体 (NMOS) 晶体管 M_{N1} 和 M_{N2} 的栅极由固定电压 V_1 偏置. 由于晶体管 M_{N1} 和 M_{N2} 的宽长比 (W/L) 较大, 晶体管 M_{N1} 和 M_{N2} 的栅-源电压 V_{GS} 近似等于其阈值电压 V_{thn} . 因此, 电阻 R_S 的电流 I_S 和电阻 R_{SA} 的电流 I_{SA} 分别表示为

$$I_S \approx \frac{V_1 - V_S - V_{thn}}{R_S} \quad (1)$$

$$I_{SA} \approx \frac{V_1 - V_{thn}}{R_{SA}} \quad (2)$$

电流 I_S 流过 P 沟道金属-氧化物-半导体 (PMOS) 晶

体管 M_{p1} 和电阻 R_1 , 形成 PMOS 晶体管 M_{p5} 的栅-源电压 $V_{GS_{p5}}$. 同理, 电流 I_{SA} 流过 PMOS 晶体管 M_{p2} 和电阻 R_{1A} , 得到 PMOS 晶体管 M_{p3} 的栅-源电压 $V_{GS_{p3}}$. 由于晶体管 M_{p2} 和 M_{p3} 具有较大的宽长比, 晶体管 M_{p2} 和 M_{p3} 的栅-源电压近似等于其阈值电压 V_{thp} . 在 PMOS 晶体管 M_{p4} 和 M_{p6} 的作用下, 晶体管 M_{p3} 和 M_{p5} 工作在线性区. 因此, 晶体管 M_{p3} 的漏极电流 I_{p3} 和晶体管 M_{p5} 的漏极电流 I_{p5} 分别表示为

$$I_{p3} \approx \frac{\mu_p C_{ox} R_{1A} V_{DS_{p3}} (V_1 - V_{thp}) \left(\frac{W}{L}\right)_{p3}}{R_{SA}} \quad (3)$$

$$I_{p5} \approx \frac{\mu_p C_{ox} R_1 V_{DS_{p5}} (V_1 - V_{thp} - V_S) \left(\frac{W}{L}\right)_{p5}}{R_S} \quad (4)$$

其中, $V_{DS_{p3}}$ 和 $V_{DS_{p5}}$ 分别为晶体管 M_{p3} 和 M_{p5} 的漏-源电压, 且近似相等. 在电流转换电路中, 电流 I_{p5} 用于对电容 C_C 充电, 而电流 I_{p3} 通过 NMOS 晶体管 M_{N3} 和 M_{N4} 构成的电流镜对电容 C_C 放电. 由于电流转换电路采用对称设计, 则关系式 $R_1 = R_{1A}$, $(W/L)_{p3} = (W/L)_{p5}$ 和 $V_{DS_{p3}} = V_{DS_{p5}}$ 成立. 考虑到集成电路工艺偏差和器件失配, 电阻 R_{SA} 应略低于电阻 R_S . 因此, 电容 C_C 的充电电流 I_C 可表示为

$$I_C = I_{p5} - I_{p3} = -\frac{\mu_p C_{ox} R_1 V_{DS_{p5}} V_S \left(\frac{W}{L}\right)_{p5}}{R_S} \quad (5)$$

SiC MOSFET 的源极电压 V_S 表示为

$$V_S = -L_S \frac{dI_{DS}}{dt} \quad (6)$$

将式(6)代入式(5), 电容 C_C 两端的电压 V_C 表示为

$$V_C = \frac{1}{C_C} \int I_C dt = k_C I_{DS} \quad (7)$$

其中, $k_C = \frac{\mu_p C_{ox} R_1 V_{DS_{p5}} L_S \left(\frac{W}{L}\right)_{p5}}{C_C R_S}$.

由式(7)可知, 电压 V_C 与 SiC MOSFET 开通过程中的漏极电流 I_{DS} 成正比. 比较器 CP_1 将电压 V_C 与短路保护阈值 $V_{SC(th)}$ 进行比较. 当电压 V_C 高于电压 $V_{SC(th)}$ 时, 比较器的输出电压 V_{SC} 由低电平变为高电平, 从而实现 SiC MOSFET 的短路故障检测. 电压 V_{IN} 为低电平时, NMOS 晶体管 M_{N5} 导通, 并对电压 V_C 进行复位, 确保 DSD-OCP 在 SiC MOSFET 开通过程中准确检测短路故障.

3.1.2 过载故障检测电路

在过载故障检测电路中, NMOS 晶体管 M_{N11} 和电阻 R_2 构成的电压转换单元通过片外电阻 R_D 检测 SiC MOSFET 的漏极电压 V_{DS} , 并形成 NMOS 晶体管 M_{N8} 的栅-源电压 $V_{GS_{N8}}$. 由于晶体管 M_{N11} 的宽长比 (W/L) 较大, 其栅-源电压 $V_{GS_{N11}}$ 近似等于其阈值电压 V_{thn} . 因电压 V_{DS} 远大于电压 V_{thn} , 则电压 $V_{GS_{N8}}$ 可近似表示为

$$V_{GS_{N8}} \approx \frac{R_2}{R_D + R_2} V_{DS} + V_{thn} \quad (8)$$

NMOS 晶体管 M_{N6} 和 M_{N7} 具有相同的器件尺寸, 因此 NMOS 晶体管 M_{N8} 的漏-源电压 $V_{DS_{N8}}$ 近似等于电压 V_C . 在 SiC MOSFET 开通过程中, 较低的电压 V_C 使晶体管 M_{N8} 工作在线性区. 利用 PMOS 晶体管 M_{p7} 和 M_{p8} 构成的电流镜结构, 则晶体管 M_{p7} 的漏极电流 I_{p7} 表示为

$$I_{p7} \approx \mu_n C_{ox} \left(\frac{W}{L}\right)_{N8} (V_{GS_{N8}} - V_{thn}) V_C \quad (9)$$

将式(7)和式(8)代入式(9), 电流 I_{p7} 表示为

$$I_{p7} = k_C k_V V_{DS} I_{DS} \quad (10)$$

其中, $k_V = \mu_n C_{ox} \left(\frac{W}{L}\right)_{N8} \frac{R_2}{R_D + R_2}$.

由式(10)可知, 电流 I_{p7} 与 SiC MOSFET 的瞬时功率成正比, 其比例系数为 $k_C k_V$. 因此, 晶体管 M_{N7} 和 M_{N8} 构成了乘法电路, 实现电压 V_{DS} 和电流 I_{DS} 相乘运算.

在热量转换电路中, 片外电阻 R_{DP} 和 NMOS 晶体管 M_{N9} 和 M_{N10} 构成电流基准电路, 且晶体管 M_{N10} 的漏极电流 I_{DP} 用于对电容 C_E 放电. 由于电阻 R_{DP} 较大, 则晶体管 M_{N9} 和 M_{N10} 的栅-源电压近似等于其阈值电压 V_{thn} . 因此, 电流 I_{DP} 表示为

$$I_{DP} \approx \frac{V_{CC} - V_{thn}}{R_{DP}} \quad (11)$$

由基尔霍夫电流定律可知, 电流 I_{p7} 与电流 I_{DP} 之差形成了电流 I_E , 用于对电容 C_E 充电, 则电容 C_E 两端的电压 V_E 表示为

$$V_E = \underbrace{\int \frac{k_C k_V V_{DS} I_{DS}}{C_E} dt}_{\text{开关损耗引入的电压分量}} - \underbrace{\int \frac{V_{CC} - V_{thn}}{C_E R_{DP}} dt}_{\text{热量耗散引入的电压分量}} \quad (12)$$

其中, 式(12)右侧的第一项和第二项分别表示由 SiC MOSFET 的热量产生和热量耗散引入的电压分量. 因此, 电压 V_E 表示 SiC MOSFET 开通过程中热量积累的电压量. 当 SiC MOSFET 的热量产生大于热量消耗时, 电压 V_E 将逐渐增大. 比较器 CP_2 将电压 V_E 与过载保护阈值电压 $V_{OL(th)}$ 进行比较. 当电压 V_E 大于电压 $V_{OL(th)}$ 时, 比较器 CP_2 的输出电压 V_{OL} 由低电平变为高电平, 从而实现 SiC MOSFET 的过载故障检测.

3.2 驱动电路

DSD-OCP 的驱动电路由电平移位电路、死区控制电路、密勒钳位电路和软关断电路构成, 电路原理如图 4 所示. 电平移位电路将控制信号从低电压域 (V_{CC}) 传输到高电压域 (V_{DD}). 死区控制电路由驱动能力逐级增强的反相器链构成, 两路反相器链首尾相连, 分别用于驱动功率管 M_p 和 M_n , 并为功率管产生非交叠导通所需的死区时间, 从而降低功率管的直通损耗. 当电压 V_{FUT} 和 V_{EN} 分别为低电平和高电平时, 功率管 M_p 和 M_n 在电压 V_{IN} 的控制下驱动 SiC MOSFET 的栅极. 密勒钳位

电路利用分压电阻 R_3 和 R_4 检测 SiC MOSFET 的栅-源电压, 得到与栅-源电压成正比的电压 V_{GSA} , 比较器将电压 V_{GSA} 与基准电压 V_{MC} 进行比较, 当 SiC MOSFET 关断过程中的电压 V_{GSA} 低于基准电压 V_{MC} 时, 功率管 M_C 导通, 则 SiC MOSFET 的栅极被钳位至地电位. 在 SiC MOSFET 发生过流故障时, 负载电流远大于 SiC MOSFET 的额定电流, 导致关断过程中的电压 V_{DS} 会产生非常大的过冲, 有可能损坏 SiC 功率器件. 为了保护 SiC MOSFET, 软关断电路通过驱动强度逐级增强的反相器链控制功率管 M_S , 当 SiC MOSFET 发生过流故障时, 电压 V_{FUT} 由低电平变为高电平, 功率管 M_P 和 M_N 关断, 功率管 M_S 导通, DSD-OCP 芯片通过电阻 R_5 对 SiC MOSFET 的栅极电容放电, 用于降低 SiC MOSFET 的关断速度, 从而降低电压 V_{DS} 的过冲.

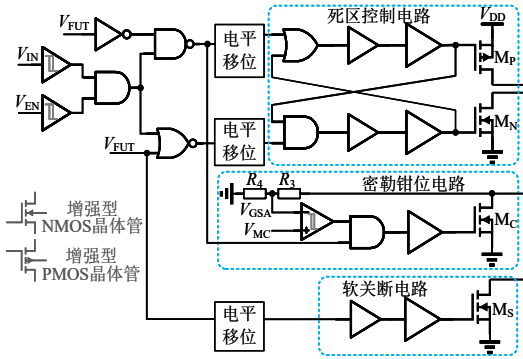
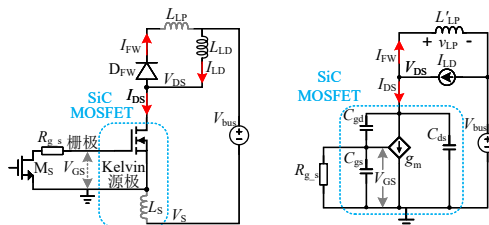


图4 驱动电路原理图

SiC MOSFET 过流保护时的软关断原理如图 5 所示. 图 5(a) 为 SiC MOSFET 软关断的原理图, D_{FW} 、 L_{LD} 、 L_{LP} 分别为续流二极管、负载电感、功率回路寄生电感 (不包含寄生电感 L_S), I_{FW} 、 I_{LD} 、 V_{bus} 分别为续流二极管电流、负载电流、直流母线电压. 图 5(b) 为 SiC MOSFET 软关断的等效电路, C_{gs} 、 C_{gd} 、 C_{ds} 、 g_m 分别为 SiC MOSFET 的栅-源电容、栅-漏电容、漏-源电容以及跨导, 而大的负载电感 L_{LD} 可等效为电流源 I_{LD} , 功率回路电感 L_{LP} 包含了寄生电感 L_S .

在 SiC MOSFET 关断过程中, 其漏极电流 I_{DS} 减小, 续流二极管电流 I_{FW} 增大, 则电感 L_{LP} 两端产生的电压为



(a) 电路原理 (b) 等效电路

图5 SiC MOSFET 的软关断原理

v_{LP} . 利用基尔霍夫电流电压定律, 可得到关系式(13)~式(15).

$$\frac{d(V_{DS} - V_{GS})}{dt} C_{gd} = \frac{V_{GS}}{R_{g_s}} + \frac{dV_{GS}}{dt} C_{gs} \quad (13)$$

$$I_{ds} = \frac{d(V_{DS} - V_{GS})}{dt} C_{gd} + g_m V_{GS} + \frac{dV_{DS}}{dt} C_{ds} \quad (14)$$

$$v_{LP} = -L_{LP} \frac{dI_{DS}}{dt} \quad (15)$$

当电压 v_{LP} 达到电压峰值 V_{os} 时, 电压 V_{DS} 的变化率为零, 即

$$\left. \frac{dV_{DS}}{dt} \right|_{v_{LP}=V_{os}} = 0 \quad (16)$$

将式(13)~式(14)和式(16)代入式(15), 电压 V_{os} 可表示为

$$V_{os} = L_{LP} \left(\frac{C_{gd}}{(R_{g_s} C_{iss})^2} + \frac{g_m}{R_{g_s} C_{iss}} \right) \left(\frac{2I_{LD}}{g_m} + V_{th} \right) \quad (17)$$

其中, $C_{iss} = C_{gs} + C_{gd}$; V_{th} 为 SiC MOSFET 的阈值电压.

由式(17)可知, SiC MOSFET 关断过程中的漏极电压过冲 V_{os} 随着栅极电阻 R_{g_s} 的增加而减小. 因此, DSD-OCP 芯片利用软关断电路能够降低 SiC MOSFET 过流保护时的电压过冲 V_{os} .

3.3 电路仿真

利用集成电路仿真程序 (Simulation Program with Integrated Circuit Emphasis, SPICE) 模型仿真了 DSD-OCP 电路, 仿真结果如图 6 所示. SiC MOSFET 的 SPICE 模型由罗姆半导体提供的 SCT3080 (1 200 V/80 mΩ), 封装形式为 TO-247-4L. 通过实验测得电压 V_S 和电流 dI_{DS}/dt 的值, 将其代入式(6)可计算出 SiC MOSFET 的寄生电感 L_S 为 6.5 nH, 该电感用于校准 SiC MOSFET 的 SPICE 模型. 电阻 R_S 、 R_{SA} 、 R_D 和 R_{DP} 分别设置为 10 kΩ、10 kΩ、6 MΩ 和 500 kΩ.

图 6(a) 为 DSD-OCP 短路故障检测的仿真结果. 从仿真结果可以看出, SiC MOSFET 开通过程中的电压 V_C 与漏极电流 I_{DS} 成正比. 当电压 V_C 高于短路保护阈值电压 $V_{SC(th)}$ 时, DSD-OCP 经过延时 t_d 后利用软关断电路关断 SiC MOSFET, 从而实现 SiC MOSFET 的快速短路保护. 其中, t_{sc} 为 SiC MOSFET 在 DSD-OCP 保护下的短路持续时间. 图 6(b) 为 DSD-OCP 过载故障检测的仿真结果. 在该仿真实验中, 负载电感 L_{LD} 分别设置为 400 μH 和 600 μH, 对应的直流母线电压分别为 400 V 和 600 V. 当 SiC MOSFET 工作在连续开关模式时, 电流 I_{DS} 的变化速率相同. 在相同电流 I_{DS} 情况下, 验证了 SiC MOSFET 漏极电压对 DSD-OCP 过载故障检测的影响. 由图 6(b) 的仿真结果可知, SiC MOSFET 的热量积累 Q 和电压 V_E 随直流母线电压 V_{bus} 的升高而增大. 当电压 V_E 高于过载保护阈值 $V_{OL(th)}$ 时, DSD-OCP 触发过载保

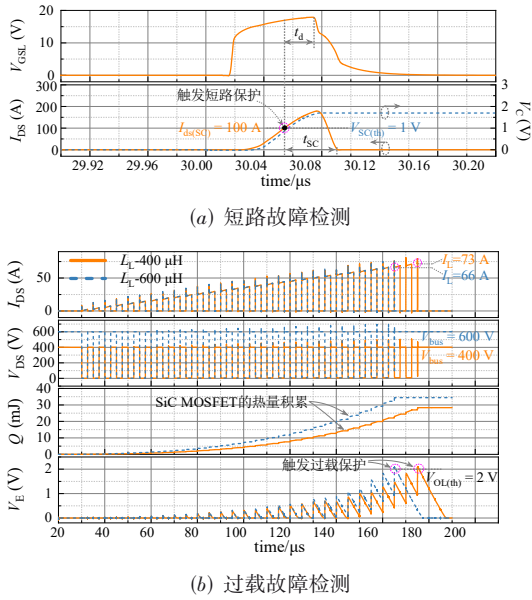


图6 DSD-OC芯片的过流保护仿真

护. 因此, DSD-OC 能够根据 SiC MOSFET 热量积累实现自适应的过载保护.

DSD-OC 芯片的过流保护延时仿真结果如图 7 所示. 图 7(a) 为过流保护延时 t_d 的温度特性仿真结果, 仿真温度范围为 $-25\text{ }^{\circ}\text{C}$ 至 $100\text{ }^{\circ}\text{C}$, 由仿真结果可知: 室温下的延时 t_d 约为 25 ns , 延时 t_d 随温度升高而增大, 其温度系数约 $0.048\text{ ns}/^{\circ}\text{C}$, 其主要原因是 MOSFET 的输出电流能力随温度的升高而降低, 从而导致传输延时随温度升高而增大. 图 7(b) 为过流保护延时 t_d 的蒙特卡洛仿真结果, 仿真采用低差异序列 (Low-Discrepancy Sequence) 采样方法, 采样点的数量为 500 个, 由仿真结果可知, 过流保护延时 t_d 的平均值为 24.9 ns , 标准偏差为 0.34 ns , 该结果表明 DSD-OC 芯片的延时 t_d 具有较高的一致性.

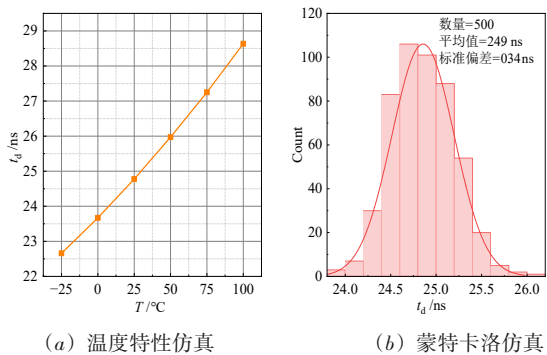


图7 DSD-OC芯片的延时仿真

3.4 芯片实物

基于 $0.5\text{ }\mu\text{m}$ BCD 工艺完成了 DSD-OC 芯片的电路设计和流片. 图 8(a) 为 DSD-OC 芯片的显微图, 芯

片面积约为 2.8 mm^2 . 在该芯片中, 基准电路用于产生芯片内部的偏置电压和电流, 并为电压 V_{DD} 提供欠压锁定功能. 驱动电路根据输入信号的变化控制功率管 M_p 、 M_N 、 M_C 和 M_S 的开通和关断. 检测电路通过检测 SiC MOSFET 的漏极电压和源极电压来识别短路和过载故障, 并将故障信号传送给驱动电路. 图 8(b) 为 DSD-OC 芯片封装后的实物照片, 封装采用 20 引脚的窄间距小外型塑封 (Shrink Small-Outline Package, SSOP). 芯片供电电压 V_{DD} 的范围为 12 V 至 22 V , 电压 V_{CC} 为 5 V . 功率管 M_p 、 M_N 、 M_C 和 M_S 的最大输出电流分别约为 3 A 、 5 A 、 1.5 A 和 1 A .

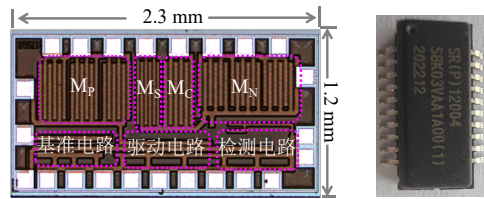


图8 DSD-OC芯片实物

4 实验验证

通过实验验证了 DSD-OC 芯片的有效性, 测试原理如图 9 所示. 图 9(a) 为 DSD-OC 芯片的测试原理. 其中, DSD-OC 芯片驱动低侧 SiC MOSFET (待测器件 Device Under Test, DUT), 而商用的栅极驱动芯片 (英飞凌的 1ED3123) 驱动高侧 SiC MOSFET (M_H). L_{LD} 和 V_{bus} 分别表示负载电感和直流母线电压. 高压直流电容 C_{dc} 为 SiC MOSFET 和电感 L_{LD} 提供足够的电流能力, 解耦电容 C_{dec} 用于滤除直流母线上的高频噪声. 图 9(b) 为测试电路的控制时序. 在 HSF 测试中, 先使高侧功率器件 M_H 处于导通状态, 然后开通待测器件 DUT, 则待测器件 DUT 会在短时间内发生硬开关故障. 在 FUL 测试中, 先使待测器件 DUT 处于开通状态, 然后开通功率器件 M_H , 则待测器件 DUT 在短时间内就会产生负载故障. 在 OL 测试中, 待测器件 DUT 工作在连续开关模式, 处于常关状态的功率器件 M_H 被用作续流二极管, 则电流 I_L 逐渐增加, 直至触发过载故障.

基于 DSD-OC 芯片的测试原理, 搭建了测试平台如图 10 所示. DSD-OC 芯片的测试板如图 10(a) 所示. 其中, 高压直流电容 C_{dc} 由 4 个 $30\text{ }\mu\text{F}/1.1\text{ kV}$ 薄膜电容组成; 解耦电容 C_{dec} 由 4 个 $0.1\text{ }\mu\text{F}/1.1\text{ kV}$ 薄膜电容组成 (其中两个在测试板的底部). 低侧驱动使用了 DSD-OC 芯片, 而高侧驱动采用英飞凌的商用驱动芯片. 高侧和低侧 SiC MOSFET 为罗姆半导体的 SCT3080 KR ($1\text{ }200\text{ V}/80\text{ m}\Omega$) 产品. 电阻 $R_{g,on}$ 、 $R_{g,off}$ 和 $R_{g,s}$ 分别为 $5\text{ }\Omega$ 、 $5\text{ }\Omega$ 和 $10\text{ }\Omega$. 电阻 R_s 、 R_{SA} 、 R_D 和 R_{DP} 分别为 $8\text{ k}\Omega$ 、 $8\text{ k}\Omega$ 、

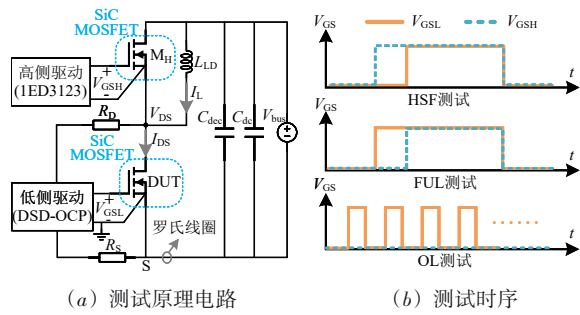
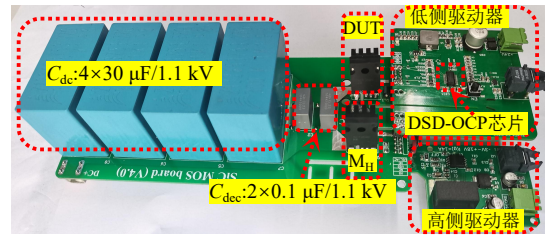
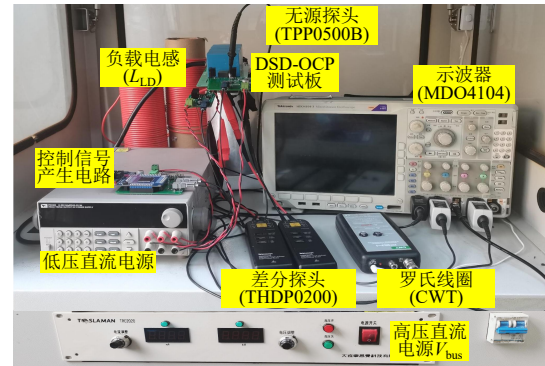


图9 DSD-OCP的测试原理



(a) DSD-OCP测试板



(b) 实验平台

图10 搭建的测试平台

4 MΩ和 500 kΩ. 图 10(b)为 DSD-OCP 芯片的实验平台. 该平台由 DSD-OCP 测试板、控制信号产生电路、低压直流电源、高压直流电源 V_{bus} 、负载电感 L_{LD} 、示波器以及测试探头(无源探头、差分探头和罗氏线圈)等组成. 其中, 电感 L_{LD} 作为 DSD-OCP 测试板的负载. 脉冲产生电路采用 FPGA 控制, 用于向低侧和高侧栅极驱动电路发送控制指令. 无源探头 (TPP0500B)、两个差分探头 (THDP0200) 和罗氏线圈 (CWT) 分别用于测量电压 V_{GSL} 、 V_{GSH} 、 V_{DS} 和电流 I_{DS} .

实验平台中的设备技术参数如表 1 所示. 示波器和测试探头具有高的带宽和分辨率, 能够准确测量 SiC MOSFET 的开关特性. 信号产生电路的时钟频率高达 475 MHz, 用于为栅极驱动产生精确的控制时序信号.

4.1 短路保护测试

利用搭建的实验平台验证了 DSD-OCP 芯片的 HSF 保护功能, 测试结果如图 11 所示. 其中, DSD-OCP 芯片实施短路保护的延迟时间 t_d 约为 25 ns; 母线电压 V_{bus} 为 600 V, 短路保护阈值电压 $V_{SC(th)}$ 分别设置为 0.5 V、0.6 V、0.7 V、0.8 V 和 0.9 V. 由实验结果可知, DSD-OCP 芯片能够准确地检测 SiC MOSFET 的 HSF 故障并提供快速的短路保护, 且触发 HSF 保护时的电流 I_{DS} 随着电压 $V_{SC(th)}$ 的增加而增大. 在 DSD-OCP 芯片的保护下, SiC MOSFET 的 HSF 持续时间 t_{sc} 约为 88 ns. 由于 DSD-OCP 芯片集成了软关断功能, SiC MOSFET 在 HSF 保护时的漏极电压过冲 V_{os} 约为 110 V.

在不同的短路保护阈值情况下, 验证了 DSD-OCP

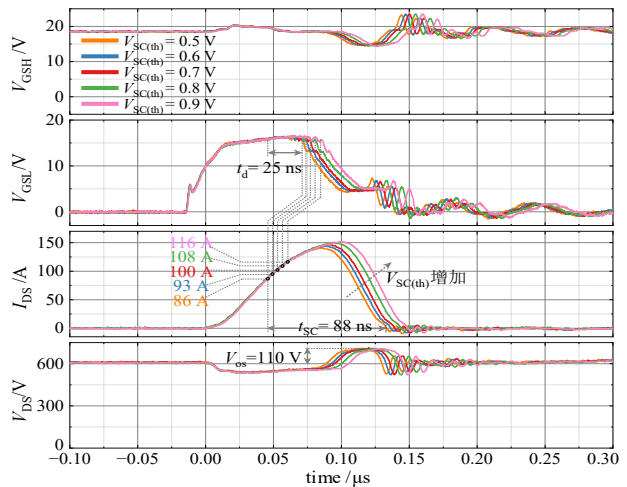


图11 DSD-OCP芯片的HSF保护测试结果

芯片的 FUL 保护功能, 测试结果如图 12 所示. 其中, 母线电压 V_{bus} 为 600 V; 短路保护阈值电压 $V_{SC(th)}$ 分别设置

表 1 设备的技术参数

设备名称	型号	技术参数
示波器	Tektronix: MDO4104	1 GHz, 5 GS/s
无源探头	Tektronix: TPP0500B	10 X, 300 V/500 MHz
有源差分探头	Tektronix: THDP0200	500 X, 1500 V/200 MHz
罗氏线圈	PEM: CWT Mini50HF	3 kA/50 MHz
低压直流电源	ITECH: IT63303	30 V/3 A × 2, 5 V/3 A
高压直流电源	TSLAMAN: TRC2020	100 kV/300 W
信号产生电路	Altera: EP4CE6	475 MHz

为 0.5 V、0.6 V、0.7 V、0.8 V 和 0.9 V。由实验结果可知，DSD-OCP 芯片能够准确地检测 SiC MOSFET 的 FUL 故障并提供快速的短路保护，且触发 FUL 保护时的电流 I_{DS} 随着电压 $V_{SC(th)}$ 的增加而增大。在 DSD-OCP 芯片的保护下，SiC MOSFET 的 FUL 持续时间 t_{sc} 约为 105 ns，该时间大于 HSF 的短路持续时间 t_{sc} ，这是因为 FUL 保护过程中的电压 V_{DS} 通过密勒电容 C_{gd} 降低了待测器件 DUT 的关断速度。在 FUL 保护时，DSD-OCP 芯片利用软关断电路关断 SiC MOSFET，其漏极电压过冲 V_{os} 约为 110 V。

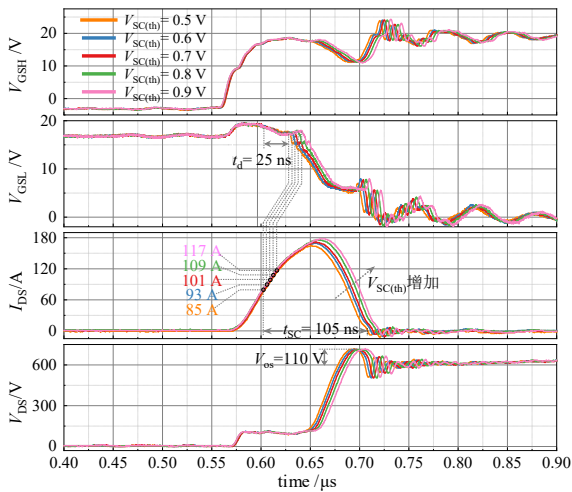


图 12 DSD-OCP 芯片的 FUL 保护测试结果

在不同的测试温度下，验证了 DSD-OCP 芯片的短路保护功能，测试结果如图 13 所示。其中，母线电压 V_{bus} 为 800 V，测试温度范围为 $-25\sim 100\text{ }^{\circ}\text{C}$ 。由实验结果可知，DSD-OCP 芯片在不同的温度下能够实现 SiC MOSFET 的快速短路保护，其短路电流 I_{DS} 的峰值和短路时间 t_{sc} 随着温度的升高而增大，这是因为随温度的升高，电阻 R_s 增加，由式 (7) 可知，比例系数 k_c 减小，而电压 V_c 的短路保护阈值 $V_{SC(th)}$ 不变，则触发短路保护的电流 I_{DS} 增加。同时，由于 DSD-OCP 芯片的过流保护延时 t_{cl} 随温度的升高而增大，从而导致短路电流 I_{DS} 的峰值和短路时间 t_{sc} 随着温度的升高而增大。

4.2 过载保护测试

利用搭建的实验平台验证了 DSD-OCP 芯片的过载保护功能，测试结果如图 14 所示。

在该实验中，待测器件 DUT 的开关频率为 250 kHz，而功率器件 M_H 保持常关状态。在负载电感 L_{LD} 分别取值为 300 μH 、360 μH 和 420 μH 时，对应的直流母线电压 V_{bus} 分别设置为 400 V、495 V 和 595 V。因此，电流 I_{DS} 在三种不同电感 L_{LD} 下的变化速率保持一致。从实验结果可以看出，触发过载保护时的电流 I_{DS} 随着电压 V_{bus} 的增加而减小。由此可知，DSD-OCP 芯片通过实时监控

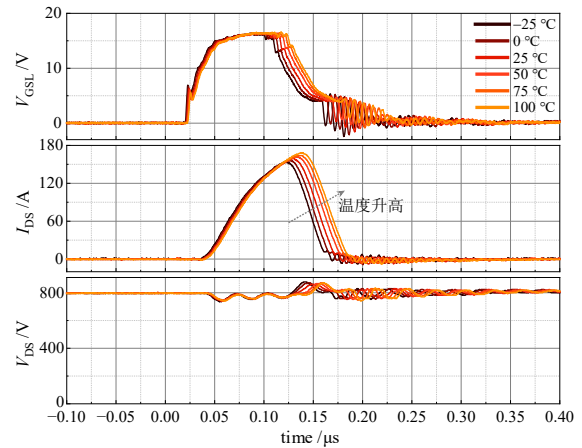


图 13 DSD-OCP 短路保护的 温度特性测试结果

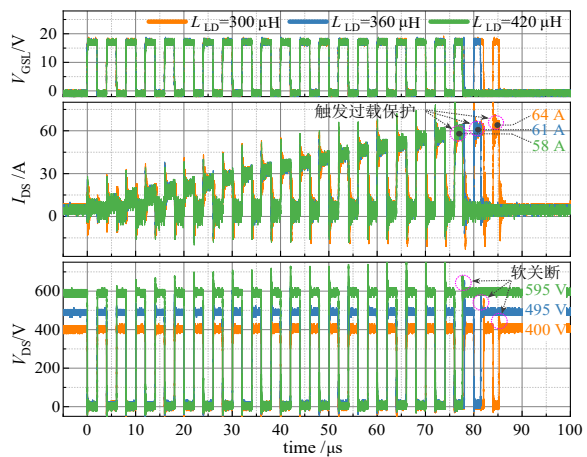


图 14 DSD-OCP 芯片的过载保护测试结果

SiC MOSFET 的热量积累，且基于电压 V_{bus} 的变化为 SiC MOSFET 提供自适应的过载保护。其中，过载保护阈值 $V_{OL(th)}$ 由芯片内部的 2 V 基准电路产生。

利用搭建的实验平台测试了 DSD-OCP 芯片在不同电阻 R_{DP} 下的过载保护，测试结果如图 15 所示。在该实验中，电阻 R_{DP} 分别选用 0.5 M Ω 、1 M Ω 、1.5 M Ω 和 2 M Ω 。由实验结果可知，触发过载保护时的电流 I_{DS} 随着电阻 R_{DP} 的增加而减小，其主要原因是电阻 R_{DP} 利用 M_{N9} 和 M_{N10} 构成的电流镜控制电流 I_{DP} ，随着电阻 R_{DP} 的增大，电流 I_{DP} 减小，由式 (12) 可知，在电压 V_E 的过载保护阈值 $V_{OL(th)}$ 不变的情况下，则触发 DSD-OCP 过载保护所需的电流 I_{DS} 减小。因此，触发过载保护的电流 I_{DS} 随着电阻 R_{DP} 的增加而减小。基于电阻 R_{DP} 的调控原理，在实际应用中，可以根据 SiC MOSFET 的散热情况改变电阻 R_{DP} ，从而优化 DSD-OCP 芯片的过载保护。

在不同的测试温度下，验证了 DSD-OCP 芯片的过载保护功能，测试结果如图 16 所示。在该实验中，母线电压 V_{bus} 为 800 V，测试温度范围为 $-25\sim 100\text{ }^{\circ}\text{C}$ 。由实验结果可知，DSD-OCP 芯片在不同的温度下能够为

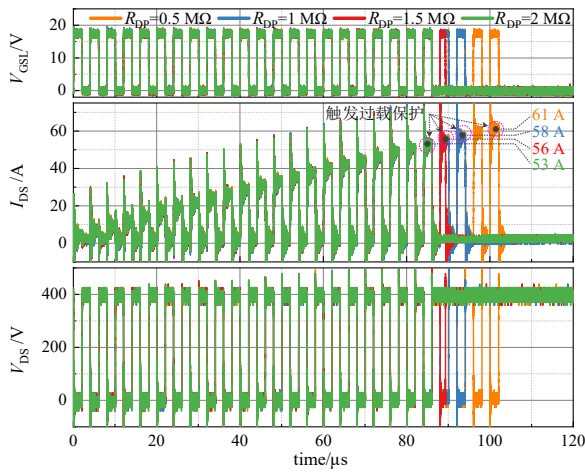


图 15 不同电阻 R_{DP} 下的过载保护测试结果

SiC MOSFET 提供有效的过载保护,且触发过载保护的电流 I_{DS} 随着温度的升高而增大,其主要原因是:随温度的升高,电阻 R_S 增加,而比例系数 k_C 减小,由式(11)可知,在电压 V_E 的过流保护阈值 $V_{OL(th)}$ 不变的情况下,则触发过流保护时的电流 I_{DS} 增加. 另一方面,由于 DSD-OCP 芯片的过流保护延时 t_d 随温度的升高而增大,也会导致过流保护的电流 I_{DS} 随着温度的升高而增大.

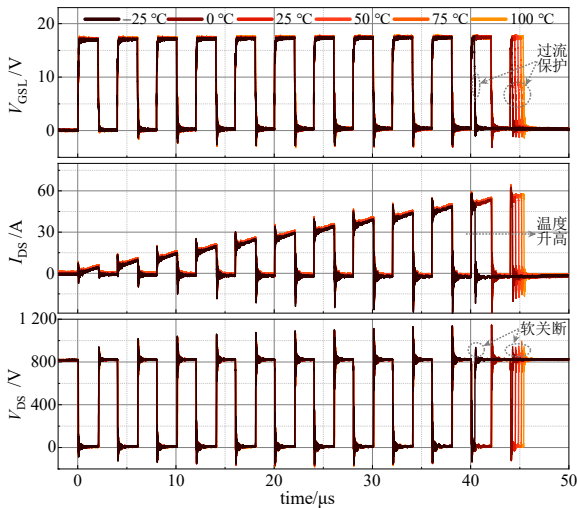


图 16 DSD-OCP 过载保护的温度测试结果

4.3 过流保护测试

在 SiC MOSFET 同时发生过载和短路故障的情况下,验证了 DSD-OCP 芯片的过流保护,测试结果如图 17 所示.

在该实验中,待测器件 DUT 在 500 kHz 的连续开关模式下工作,高侧 SiC MOSFET 处于关断状态,则电流 I_{DS} 在开关过程的第 22 个周期时触发 DSD-OCP 芯片的过流保护,则 DSD-OCP 芯片对待测器件 DUT 进行软关断,电压过冲 V_{os} 约为 110 V. 在此基础上,验证了 DSD-OCP

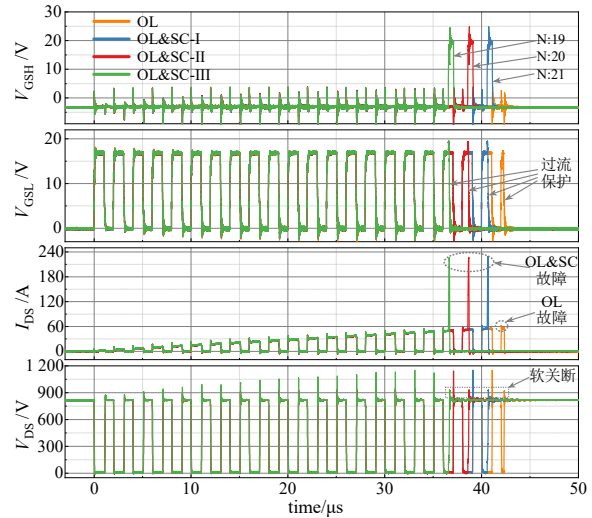


图 17 DSD-OCP 芯片的 FUL 保护测试结果

芯片在 SiC MOSFET 同时发生过载和短路故障的过流保护,即待测器件 DUT 工作在 500 kHz 的连续开关模式下,高侧 SiC MOSFET (M_H) 分别在待测器件 DUT 开通过程的第 19、20 和 21 个周期处导通,则待测器件 DUT 和功率器件 M_H 发生直通,从而使待测器件 DUT 处于过载故障和短路故障并存的状态. 由实验结果可知,当待测器件 DUT 同时发生过载故障和短路故障时, DSD-OCP 芯片能够利用过载和短路检测方法实现有效的过流保护,并利用软关断电路关断 SiC MOSFET.

4.4 兼容性讨论

SiC MOSFET 作为第三代半导体相较于硅绝缘栅双极型晶体管 (Si Insulated Gate Bipolar Transistor, Si IGBT), 具有更低的导通电阻、更快的开关速度、更小的寄生电容等,同时其对驱动电路和保护机制的响应要求也更为敏感. 首先, SiC MOSFET 更快的 di/dt 特性,导致发生过流故障的时间非常短,而 DSD-OCP 芯片的响应时间仅为 25 ns,短路保护时间约 100 ns,能够满足 SiC MOSFET 对快速保护的要求;其次, SiC MOSFET 普遍提供独立的 Kelvin 源极引脚来降低栅极驱动回路的寄生电感,这也使得 DSD-OCP 芯片可以广泛地应用于 SiC MOSFET 的过流保护;最后, DSD-OCP 芯片的过流保护阈值可通过电阻 R_S 和基准电压 $V_{SC(th)}$ 进行调节,能够适用于不同电流和电压等级 SiC MOSFET,具备良好的通用性.

为了验证验证 DSD-OCP 芯片的兼容性,以英飞凌的 1 200 V/90 mΩ (IMZ120R090 M1H) SiC MOSFET 为例进行实验测试,其器件参数如表 2 所示.

表 2 SiC MOSFET 参数

SiC MOSFET 型号	规格	C_{iss}	C_{oss}	C_{rss}	g_m
英飞凌 IMZ120R090	1 200 V/26 A	707 pF	39 pF	4 pF	5.0 S
罗姆 SCT3080	1 200 V/31 A	785 pF	75 pF	35 pF	4.4 S

利用搭建的实验平台上验证了DSD-OCP芯片的短路和过载保护功能,测试结果如图18所示.测试条件:电阻 R_{g_on} 、 R_{g_off} 和 R_{g_s} 分别为 $5\ \Omega$ 、 $5\ \Omega$ 和 $10\ \Omega$,电阻 R_S 、 R_{SA} 、 R_D 和 R_{DP} 分别为 $10\ k\Omega$ 、 $10\ k\Omega$ 、 $4\ M\Omega$ 和 $500\ k\Omega$,电压 $V_{SC(th)}$ 为 $0.7\ V$,母线电压 V_{bus} 为 $800\ V$.由图18(a)可知,HSF短路时间 t_{sc} 为 $82\ ns$,该值小于SCT3080的 $88\ ns$,这是因为低的电容 C_{iss} 使SiC MOSFET具有更快

的关断速度.由图18(b)可知,FUL与HSF的短路时间 t_{sc} 相近,这是由于IMZ120R090的电容 C_{rss} 非常低,其关断过程的密勒效应较弱.同时,低的短路峰值电流降低了SiC MOSFET流保护时的电压过冲 V_{os} .由图18(c)可知,DSD-OCP芯片在负载电流为 $40\ A$ 时触发过载保护.因此,提出的DSD-OCP保护方法能够较好地兼容第三代SiC MOSFET.

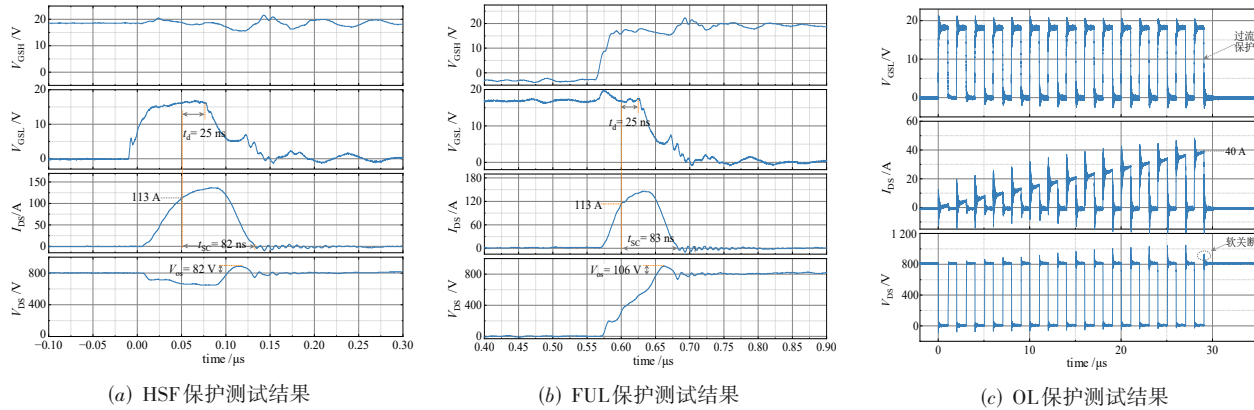


图18 DSD-OCP的过流保护测试结果

4.5 性能对比

本文提出的DSD-OCP方法与现有过流保护方法的对比结果如表3所示.基于退饱和和检测的短路保护^[8]所需的盲区时间会导致较大的短路持续时间 t_{sc} .类似的,基于栅极检测中的积分电路^[10,11]和基于TMR检测^[15]中的隔离器也增加了短路持续时间 t_{sc} .尽管采用di/dt检测可以实现快速短路保护^[9],但由于栅极驱动器未集成软关断电路^[8,12,14,15],SiC MOSFET在短路保护时的漏极电压 V_{DS} 产生了明显的电压过冲.此外,退饱和检测方法和栅极检测方法难以实现SiC MOSFET的过载保护.虽然基于电流检测的保护方法能够为SiC MOSFET提

供短路和过载双重保护^[14],然而该保护方法并未考虑SiC MOSFET的漏极电压对过载故障的影响.与现有保护方法相比,本文提出的DSD-OCP方法不仅可以为SiC MOSFET提供快速的HSF保护和FUL保护,还可以在SiC MOSFET开通过程中基于其漏极电压和源极电压检测实现自适应的过载保护.此外,DSD-OCP保护方法采用专用芯片实现,其过流保护的响应时间仅为 $25\ ns$,能够实现SiC MOSFET的快速过流保护, SiC MOSFET在HSF和FUL短路保护过程中产生的损耗 E_{HSF} 和 E_{FUL} 分别仅为 $7\ mJ$ 和 $3.7\ mJ$.由于DSD-OCP芯片集成了软关断功能, SiC MOSFET过流保护时的漏极电压过冲约为 $110\ V$.

表3 性能对比

文献	t_d	t_{sc} (HSF)	E_{HSF}	t_{sc} (FUL)	E_{FUL}	过载保护	电压过冲
文献[8]	$1.5\ \mu s$	$1.2\ \mu s$	$1.77\ J$	$1.5\ \mu s$	$2.2\ J$	N/A	$>1\ kV$
文献[9]	$240\ ns$	$>1\ \mu s$	/	$>1\ \mu s$	/	N/A	$150\ V$
文献[10]	$200\ ns$	$0.5\ \mu s$	/	N/A	/	N/A	$200\ V$
文献[11]	$190\ ns$	$1.2\ \mu s$	$140\ mJ$	$250\ ns$	$2.2\ mJ$	N/A	$50\ V$
文献[12]	$400\ ns$	$500\ ns$	/	$200\ ns$	/	N/A	$200\ V$
文献[13]	$40\ ns$	$120\ ns$	/	$230\ ns$	/	N/A	$200\ V$
文献[14]	$300\ ns$	$1.2\ \mu s$	/	N/A	/	检测漏极电流	$473\ V$
文献[15]	$98\ ns$	$798\ ns$	$1\ J$	$705\ ns$	$0.93\ J$	检测漏极电流	$359\ V$
本文	$25\ ns$	$88\ ns$	$7\ mJ$	$105\ ns$	$3.7\ mJ$	检测漏极电压和源极电压	$110\ V$

注:N/A表示不适用,/表示文献中未提供此数据.

5 结论

针对 SiC MOSFET 的硬开关故障、负载故障和过载故障, 本文提出了一种基于 SiC MOSFET 漏极电压和源极电压检测的过流保护方法(DSD-OCP)。采用 0.5 μm BCD 工艺, 设计了 DSD-OCP 过流保护电路并进行流片, 芯片面积约为 2.8 mm^2 。利用搭建的 1 200 V/80 m Ω SiC MOSFET 测试平台, 验证了 DSD-OCP 过流保护方法的有效性。测试结果表明, DSD-OCP 过流保护能够为 SiC MOSFET 提供快速的短路保护和自适应的过载保护。采用 DSD-OCP 过流保护芯片, SiC MOSFET 的 HSF 和 FUL 持续时间分别为 88 ns 和 105 ns。在不同的母线电压下, DSD-OCP 过流保护芯片能够实现 SiC MOSFET 的自适应过载保护。由于 DSD-OCP 芯片集成了软关断功能, SiC MOSFET 过流保护时的漏极电压过冲低于 110 V。

参考文献

- [1] 刘新宇, 李诚瞻, 罗焯辉, 等. 1200 V 大容量 SiC MOSFET 器件研制[J]. 电子学报, 2020, 48(12): 2313-2318.
LIU X Y, LI C Z, LUO Y H, et al. Development of 1200 V high capacity SiC MOSFET devices[J]. Acta Electronica Sinica, 2020, 48(12): 2313-2318. (in Chinese)
- [2] MA H H, YANG Y, FAN Z Y, et al. A Fourier series-based steady-state thermal resistance model for power module[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2024, 12(4): 3912-3924.
- [3] 顾勇, 马杰, 刘奥, 等. 200 V 全碳化硅集成技术[J]. 电子学报, 2024, 52(7): 2183-2189.
GU Y, MA J, LIU A, et al. 200 V all-SiC integration technology[J]. Acta Electronica Sinica, 2024, 52(7): 2183-2189. (in Chinese)
- [4] 黄宇, 刘斯扬, 顾春德, 等. 1.2 kV SiC MOSFET 器件 URS 应力退化机理研究[J]. 电子学报, 2016, 44(1): 130-134.
HUANG Y, LIU S Y, GU C D, et al. The degradation mechanism for 1.2 kV SiC MOSFET under unclamped repetitive stress[J]. Acta Electronica Sinica, 2016, 44(1): 130-134. (in Chinese)
- [5] LI Q, YANG Y, WEN Y, et al. A fast overcurrent protection IC for SiC MOSFET based on current detection[J]. IEEE Transactions on Power Electronics, 2024, 39(5): 4986-4990.
- [6] WEI J X, WEI Z X, FU H, et al. Review on the reliability mechanisms of SiC power MOSFETs: A comparison between planar-gate and trench-gate structures[J]. IEEE Transactions on Power Electronics, 2023, 38(7): 8990-9005.
- [7] 文阳, 杨媛, 宁红英, 等. SiC MOSFET 短路保护技术综述[J]. 电工技术学报, 2022, 37(10): 2538-2548.
- [8] WEN Y, YANG Y, NING H Y, et al. Review on short-circuit protection technology of SiC MOSFET[J]. Transactions of China Electrotechnical Society, 2022, 37(10): 2538-2548. (in Chinese)
- [9] 张经纬, 李晓辉, 谭国俊. 基于 PCB 罗氏线圈的 SiC MOSFET 短路保护研究[J]. 电力电子技术, 2017, 51(8): 26-29.
ZHANG J W, LI X H, TAN G J. The PCB Rogowski coil based on short-circuit protection of SiC MOSFET[J]. Power Electronics, 2017, 51(8): 26-29. (in Chinese)
- [10] HORIGUCHI T, KINOUCI S I, NAKAYAMA Y, et al. A fast short-circuit protection method using gate charge characteristics of SiC MOSFETs[C]//2015 IEEE Energy Conversion Congress and Exposition. Piscataway: IEEE, 2015: 4759-4764.
- [11] PICOT-DIGOIX M, RICARDEAU F, BLAQUIÈRE J M, et al. Quasi-flying gate concept used for short-circuit detection on SiC power MOSFETs based on a dual-port gate driver[J]. IEEE Transactions on Power Electronics, 2023, 38(6): 6934-6938.
- [12] 宛新春, 陈其工, 杨锦涛, 等. 基于栅极和漏极电压检测的 SiC MOSFET 短路保护电路研究[J]. 电工技术学报, 2025, 40(4): 1145-1155, 1168.
WAN X C, CHEN Q G, YANG J T, et al. Research on SiC MOSFET short-circuit protection based on gate and drain voltage detection[J]. Transactions of China Electrotechnical Society, 2025, 40(4): 1145-1155, 1168. (in Chinese)
- [13] OUYANG W Y, SUN P J, XIE M H, et al. A fast short-circuit protection method for SiC MOSFET based on indirect power dissipation level[J]. IEEE Transactions on Power Electronics, 2022, 37(8): 8825-8829.
- [14] SUN K Y, WANG J, BURGOS R, et al. Design, analysis, and discussion of short circuit and overload gate-driver dual-protection scheme for 1.2 kV, 400 A SiC MOSFET modules[J]. IEEE Transactions on Power Electronics, 2020, 35(3): 3054-3068.
- [15] FENG Y X, SHAO S, DU J K, et al. Short-circuit and over-current fault detection for SiC MOSFET modules based on tunnel magnetoresistance with predictive capabilities[J]. IEEE Transactions on Power Electronics, 2022, 37(4): 3719-3723.

[16] 周郁明, 刘航志, 杨婷婷, 等. SiC JFET 与 SiC MOSFET 失效模型及其短路特性对比[J]. 电子学报, 2019, 47(3): 726-733.

ZHOU Y M, LIU H Z, YANG T T, et al. Failure models and comparison on short-circuit performances for SiC JFET and SiC MOSFET[J]. Acta Electronica Sinica,

2019, 47(3): 726-733. (in Chinese)

[17] YU H Y, LIANG S W, WANG J, et al. Understanding the degradation of 1.2 kV planar-gate SiC MOSFETs under repetitive over-load current stress[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2022, 10(5): 5070-5080.

作者简介



李 强 男, 1984 年 12 月出生于内蒙古自治区包头市. 现为包头师范学院物理科学与技术学院副教授、硕士生导师. 主要研究方向为电源管理芯片、宽禁带半导体器件的驱动保护技术.

E-mail: lq@bttc.edu.cn



杨 媛 女, 1974 年 10 月出生于湖南省江平市. 现为西安理工大学电子工程系教授、博士生导师. 研究方向为数模拟混合集成电路设计、轨道电路系统设计、功率半导体器件驱动保护技术.

E-mail: yangyuan@xaut.edu.cn